电路设计

D1.0

10G BASE-T 防雷防静电 & 电压型 PHY

非 PoE | 分立 RJ45 + 外置 10G 网变 | 跨差分对 TVS

方案简介

1. PHY 与中心抽头

采用**片内端接**的 10G 电压型 PHY，四对 MDI 均双向收发。CT_A-CT_D 各经 **C1-C4（100nF）**接 GND，四路彼此独立，电容靠近对应网变引脚；CT 不接外部偏置电源。

2. 网变与线对映射

T1 采用四路 **1:1 隔离变压器 + 线缆侧 CMC**的 TD 结构，并满足所选 PHY 的 10G 磁性参数要求。A/B/C/D 分别连接 RJ45 的 **1/2、3/6、4/5、7/8**，四对均为数据对。

3. 浪涌与静电钳位

D1-D4 为低电容双向 TVS，逐对跨接 MDI 正、负线，靠近网变 PHY 侧布置，连接尽量短。用于限制耦合到 PHY 侧的差模瞬态；工作电压、钳位特性和寄生电容须与实际 PHY 配合。

4. 共模端接与屏蔽

线缆侧各 CT 经 **R1-R4（75Ω）**汇入 BS，再经 **C5（1nF 高压电容）**接 SHIELD；RJ45 金属壳接同一 SHIELD。Bob Smith 用于共模端接，不代替 TVS 钳位。

5. 适用范围

非 PoE；适用于片内端接、CT 电容接地的架构。**GND 与 SHIELD 分网。**本图为感应浪涌及 ESD 的端口防护参考，目标等级与机壳接地条件待定；PHY 的其他配套电路按选型补齐。

产品图示



- SYT561188-AB1A3DY1027



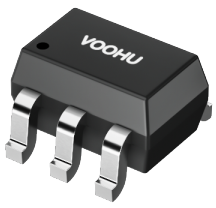
- SYT60S1188-AB1A6DY1008



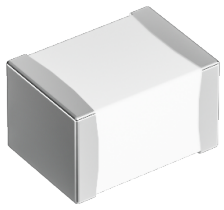
- WHSM24002G



- WHSM24P04P G

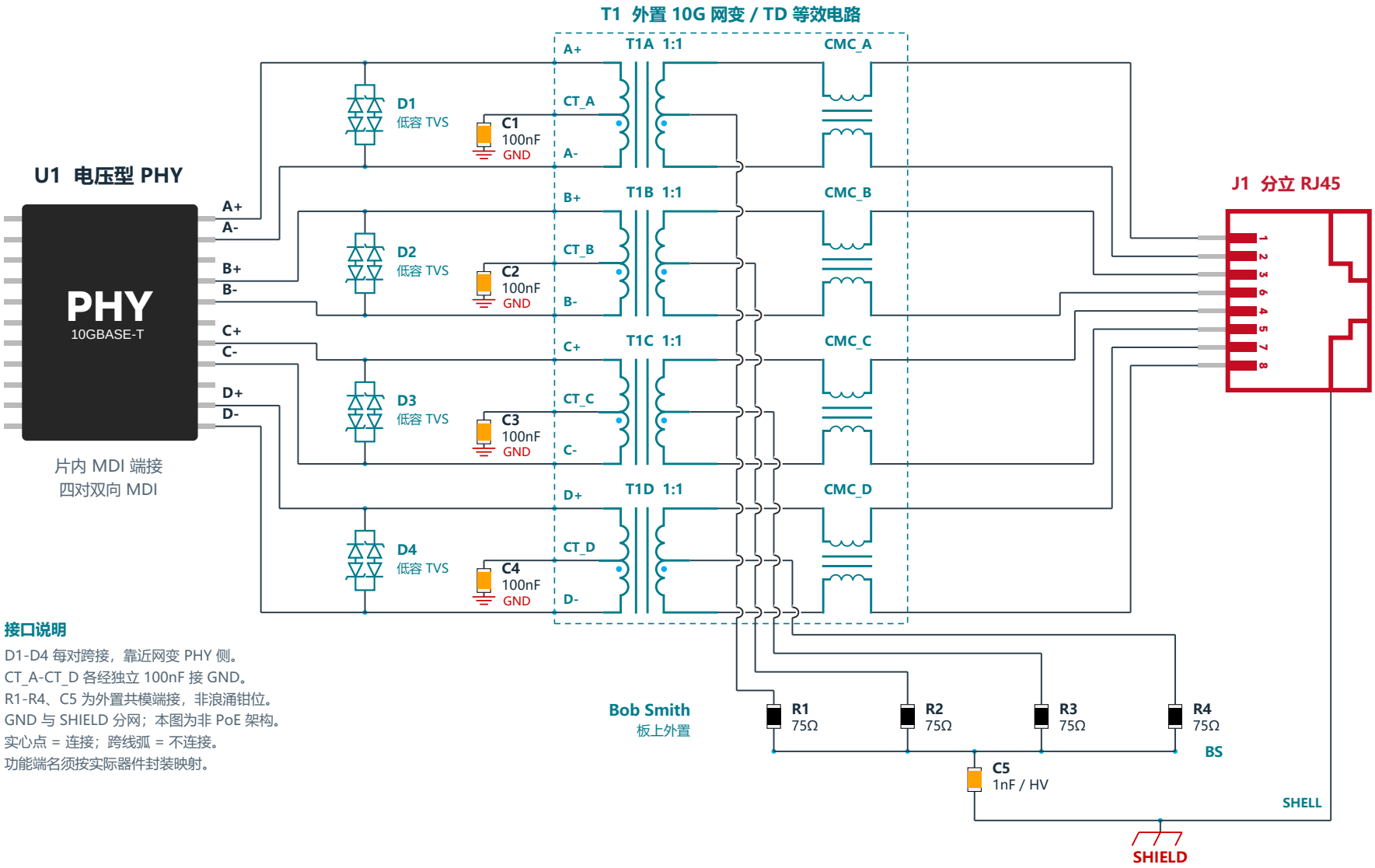


- WHTA5V01P2C



- WHGD200V1P0B

标准设计参考

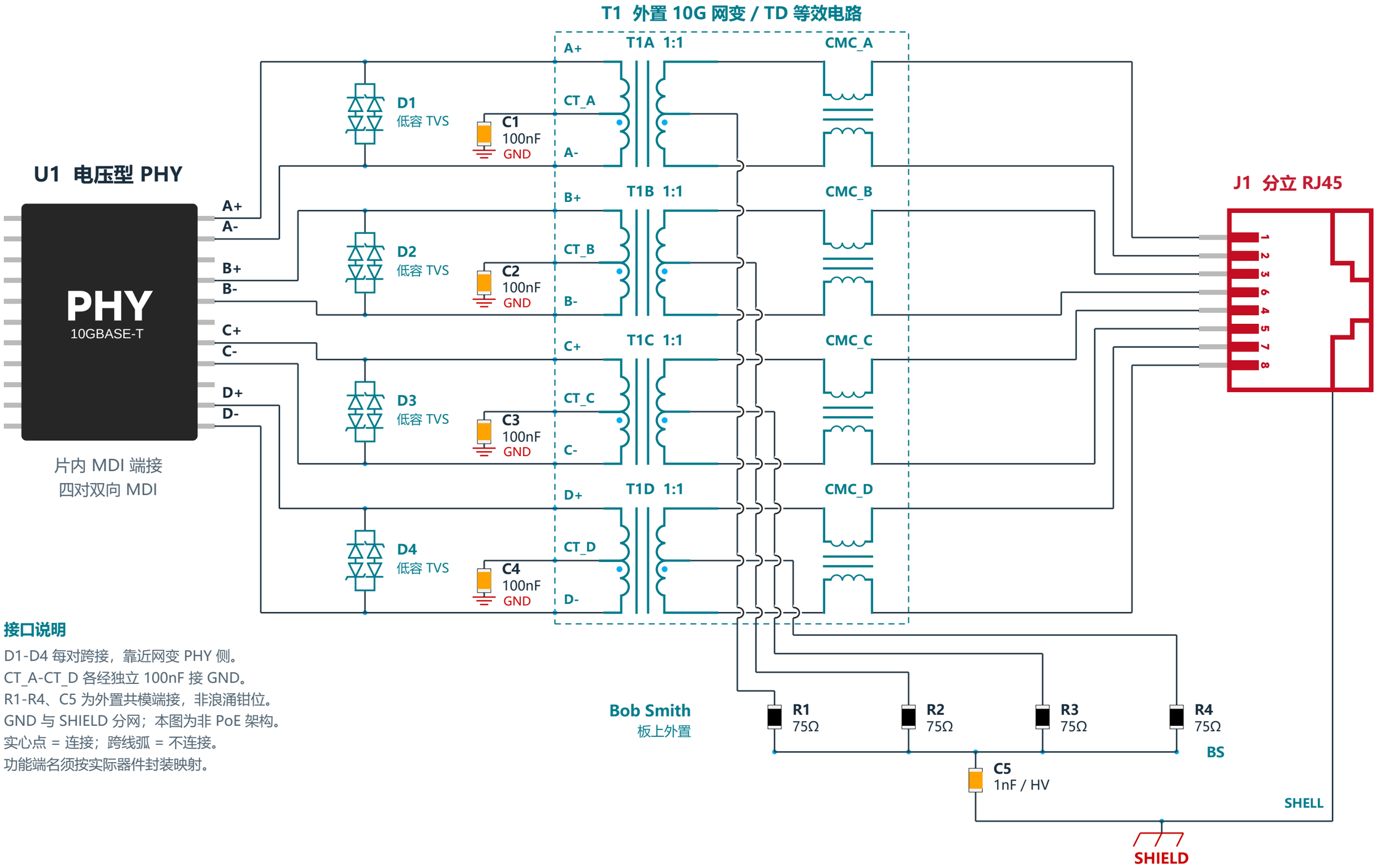


接口说明

D1-D4 每对跨接，靠近网变 PHY 侧。
CT_A-CT_D 各经独立 100nF 接 GND。
R1-R4、C5 为外置共模端接，非浪涌钳位。
GND 与 SHIELD 分网；本图为非 PoE 架构。
实心点 = 连接；跨线弧 = 不连接。
功能端名须按实际器件封装映射。

10G BASE-T 防雷防静电 & 电压型 PHY

非 PoE | 片内端接电压型架构 | 网变 PHY 侧跨对钳位



接口说明

D1-D4 每对跨接，靠近网变 PHY 侧。
CT_A-CT_D 各经独立 100nF 接 GND。
R1-R4、C5 为外置共模端接，非浪涌钳位。
GND 与 SHIELD 分网；本图为非 PoE 架构。
实心点 = 连接；跨线弧 = 不连接。
功能端名须按实际器件封装映射。

接口防护参考：TVS 与磁件须按实际 PHY 及目标试验条件配合；本图不标称整机浪涌或 ESD 达标等级。

10G 原厂依据与器件配合要求

以下为独立设计的采用范围。主图按通用功能器件表达；原厂型号只用于技术溯源，不构成指定采购或整机达标结论。

器件 / 参数	数量与位置	设计理由与约束	原厂依据
U1 / 电压型 PHY	1 个	采用片内 MDI 端接、CT 仅需电容去耦的 10G 架构；不重复外加 49.9Ω 或 100Ω 差分端接。供电、时钟、复位、管理及 MAC 接口按实际 PHY 补齐。	E1 p59-60、p91；E2 图纸第12页
C1-C4 / 100nF	4 颗，T1 外	分别连接四个 PHY 侧 CT 与 GND，提供共模交流回路。电容就近放置，CT 彼此不短接、不接外部电源。100nF 是本参考架构取值，依据直接来自 10G 原厂电路。	E2 第12页：C501、C502、C504、C505
D1-D4 / 低容双向 TVS	4 个，PHY 侧	每对正负线之间跨接一个双向钳位器件；图中仅表达两端钳位功能。工作电压须覆盖正常线间摆幅，钳位波形须低于 PHY 的瞬态耐受边界；按跨线接法校核电容、残压和脉冲能力。	E3 图4；E4 10G 应用项
T1A-T1D / 1:1	4 路，T1 内	通过磁耦合传输差分信号并提供电气隔离。必须选用满足该 PHY 的 10G 网变，核对插损、回损、串扰、平衡性、OCL 及绝缘；不能仅凭匝比相同认定适配。	E1 p59-60；E2 第12页；E3
CMC_A-CMC_D	4 路，T1 内	双绕组 CMC 串在线缆侧两条数据线上，用于抑制共模干扰。与隔离变压器组成 TD；本图不包含自耦绕组。磁件及封装寄生须计入 10G 信号完整性评估。	E3 图1、图4；与所选磁件核对
R1-R4 / 75Ω	4 颗，板上外置	四个线缆侧 CT 先各经一颗 75Ω 再汇入 BS。电阻不串在差分主通道；需核对脉冲负荷和耐压，不能仅用稳态功率判断浪涌能力。	E3 图1、图2
C5 / 1nF，HV	1 颗，板上外置	BS 经高压电容接 SHIELD，形成交流共模回路并隔断直流。HV 表示须按实际绝缘及脉冲试验选定的高压器件；额定直流电压、交流耐压与浪涌等级不可混用。	E3 图1、图2
J1 / GND / SHIELD	分立 RJ45；两地分网	A→1/2，B→3/6，C→4/5，D→7/8。RJ45 不含磁件；壳体与 C5 回流端接 SHIELD，C1-C4 接 GND。SHIELD 的机壳连接及是否接 PE 由整机结构确定。	E1 p59-60；E3 图1、图4

技术来源与采用范围

E1 • Aquantia / Marvell

AQR113/C 家族 Datasheet，Rev.1.0.7（2018-10），p59-60、§4.13 p91：10G MDI、1:1 网变及电压型 CT 去耦。链接为原厂署名资料的公开转载，量产需取得适用版本。

E2 • NXP

LS1046ARDB-PB，SPF-29142 Rev.C，第12页：AQR113C 四路 CT 各经 0.1μF 接地，MDI 不加外部端接。只取 PHY 侧接法，不移植该板的 CMS 及特殊连接器内部网络。

E3 • Semtech

Ethernet Protection Methodology（2020-02-19），图1-4：PHY 侧跨对钳位、共模端接及保护协调。其 500V、1.2/50μs、42Ω 示例结果，不可直接推广为本图或更高等级的通过证明。

E4 • Semtech

RClamp3361P 官方资料明确列出 2.5G/5G/10GbE：工作电压 ±3.3V、典型电容 0.2pF、8/20μs 峰值电流 7A，仅作选型参照。器件等级不等于端口等级。

落板与验证

MDI 按 100Ω 差分目标布线，缩短 TVS 支路，控制对内偏差并检查焊盘、过孔和磁件带来的不连续。完成 10G 链路、回损/插损及 EMC、绝缘测试；IEC 61000-4-5 / -4-2 试验须明确波形、源阻抗、耦合方式、共/差模、极性次数和判据。

待定：浪涌/ESD 目标与机壳/PE 条件。本版采用网变隔离 + 跨对 TVS 的基础架构，未配置 GDT；更高能量防护须另行协调。产品图示沿用展示素材，其 10G 与防护适配尚需器件资料确认。